使用Verilog HDL的五级流水线MIPS CPU设计文档

17373436 林昱同

# 一、模块规格

## 1、NextPC(PC计算)

### 端口定义：

|  |  |  |  |
| --- | --- | --- | --- |
| 端口名 | 方向 | 位宽 | 功能简述 |
| curPC | Input | [31:0] | 当前PC |
| BrImm | Input | [31:0] | 拓展后的BrImm |
| JImm | Input | [25:0] | J指令的Imm |
| JRImm | Input | [31:0] | JR指令的目标地址 |
| Br | Input | 1 | 是否为分支指令 |
| Jump | Input | 1 | 是否为跳转指令 |
| JType | Input | 1 | 使用哪种跳转 |
| NPC | Output | [31:0] | 下一个PC |
| PCAdd8 | Output | [31:0] | PC+8 |

### 功能描述

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名 | 功能描述 |
| 1 | 下一条指令 | 根据指令情况计算PC |

## 2、GRF单元（通用寄存器单元）

### 端口定义

|  |  |  |  |
| --- | --- | --- | --- |
| 端口名 | 方向 | 位宽 | 功能简述 |
| A1 | Input | [4:0] | 读寄存器编号1 |
| A2 | Input | [4:0] | 读寄存器标号2 |
| A3 | Input | [4:0] | 写寄存器编号 |
| WD | Input | [31:0] | 写入数据 |
| clk | Input | 1 | 时钟信号 |
| reset | Input | 1 | 复位信号 |
| WE | Input | 1 | 写入使能 |
| RD1 | Output | [31:0] | 寄存器值1 |
| RD2 | Output | [31:0] | 寄存器值2 |

### 功能描述

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名 | 功能描述 |
| 1 | 复位 | 当reset为1时，所有寄存器值均变为0 |
| 2 | 读取值 | RD1 RD2始终为A1和A2编号的寄存器的值 |
| 3 | 写入 | 当clk上升沿来临时，如WE为1，向A3号寄存器写入WD |

## 3、ALU（算术逻辑单元）

### 接口定义

|  |  |  |  |
| --- | --- | --- | --- |
| 端口名 | 方向 | 位宽 | 功能简述 |
| SrcA | Input | [31:0] | 数据A |
| SrcB | Input | [31:0] | 数据B |
| ALUCtrl | Input | [7:0] | ALU功能控制信号 |
| Shamt | Input | [4:0] | 移位控制 |
| ALUResult | Output | [31:0] | 运算结果 |

### 功能描述

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 序号 | 功能名 | 功能描述 | | |
| ALUCtrl | | ALUResult |
| 0 | 加 | 00000000 | SrcA+SrcB | |
| 1 | 减 | 00000001 | SrcA-SrcB | |
| 2 | 与 | 00000010 | SrcA&SrcB | |
| 3 | 或 | 00000011 | SrcA|SrcB | |
| 4 | 异或 | 00000100 | SrcA^SrcB | |
| 5 | 或非 | 00000101 | !(SrcA|SrcB) | |
| 6 | 逻辑左移 | 00000110 | SrcB<<shamt | |
| 7 | 逻辑右移 | 00000111 | SrcB>>shamt | |
| 8 | 算术右移 | 00001000 | $signed(SrcB>>>shamt) | |
| 9 | 等于比较 | 00001001 | SrcA==SrcB | |
| 10 | 小于比较 | 00001010 | SrcA<SrcB | |
| 11 | 小于等于 | 00001011 | SrcA<=SrcB | |
| 12 | 大于比较 | 00001100 | SrcA>SrcB | |
| 13 | 大于等于 | 00001101 | SrcA>=SrcB | |
| 14 |  |  |  | |
| 15 |  |  |  | |

## 4、DM（数据储存器）

### 接口定义

|  |  |  |  |
| --- | --- | --- | --- |
| 端口名 | 方向 | 位宽 | 功能简述 |
| A | Input | [31:0] | 地址，只有[4:0]有意义 |
| WD | Input | [31:0] | 写入数据 |
| Clk | Input | 1 | 时钟信号 |
| WE | Input | 1 | 写入使能 |
| Reset | Input | 1 | 初始化信号 |
| RD | Output | [31:0] | 读取数据 |

## 功能描述

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名 | 功能描述 |
| 1 | 写入 | 当时钟上升沿来临时，如果Reset为0且WE为1，则再A的位置写入WD |
| 2 | 读取 | RD始终为地址为A的数据的值 |
| 3 | 清空 | Reset为1时，所有数据清0 |
|  |  |  |

## 5、EXT（拓展器）

### 接口定义

|  |  |  |  |
| --- | --- | --- | --- |
| 端口名 | 方向 | 位宽 | 功能简述 |
| Imm | Input | [15:0] | 输入立即数 |
| ExtCtrl | Input | [1:0] | Extender控制信号 |
| Result | Output | [31:0] | 拓展结果 |

## 功能描述

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名 | 功能描述 |
| 1 | 0拓展 | Result={{16{0}},Imm} |
| 2 | 符号拓展 | Result={{16{Imm[15]}},Imm} |
| 3 | 加载到高位 | Result={Imm, {16{0}}} |
| 4 | 1拓展 | Result={{16{1}},Imm} |

## 6、BC(Branch \_Control分支控制)

分支的控制信号既关乎数据流，也关乎控制信号，因此在下面定义控制信号之前定义描述。

### 接口定义

|  |  |  |  |
| --- | --- | --- | --- |
| 端口名 | 方向 | 位宽 | 功能简述 |
| Is\_Br | Input | 1 | 是否为分支指令 |
| RD1 | Input | 32 | RD1 |
| RD2 | Input | 32 | RD2 |
| RT | Input | 5 | RT |
| Br | Output | 1 | 是否分支跳转 |

## 功能描述

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名 | 功能描述 |
| 1 | 分支判断 | Br=IsBr&~(|(RD1^RD2)); |

# 二、功能控制信号与数据通路

## 1、指令编码

### 各个指令的opcode和funct

|  |  |  |
| --- | --- | --- |
|  | opcode[5:0] | funct[5:0] |
| ADDU | 000000 | 100001 |
| SUBU | 000000 | 100011 |
| NOP (SLL) | 000000 | 000000 |
| JR | 000000 | 001000 |
| ORI | 001101 | \ |
| LW | 100011 | \ |
| SW | 101011 | \ |
| BEQ | 000100 | \ |
| LUI | 001111 | \ |
| JAL | 000011 | \ |

NOP即为SLL。

# 2、数据流与控制信号定义

### 数据流：

<数据通路与控制信号.xlsx>

### 控制信号真值表：

通过以上的数据通路列表，确定选择信号，并通过器件的使用情况来确定各个元件的写使能信号和模式。

<数据通路与控制信号.xlsx>

为了方便，以上的值为X时，均取0.

# 三、冒险

## 分析与策略

### 分析

能转发就转发，不能就暂停

每一级流水线cpu一旦计算出结果，就可以向前转发。

一旦一个地方需要RD1/RD2，就可以接受转发。

### 策略

对于每个指令，译码出Tnew（计算出结果的时间），Tuse（最晚得到正确寄存器值的时间），用大小比较决定转发还是暂停。

## Tnew与Tuse

<数据通路与控制信号.xlsx>

## 暂停机制

### 代码

**assign** A1Tnew**=** IDA1**==**DEA3 **?** DETnew **:**

IDA1**==**EMA3 **?** EMTnew **:**

IDA1**==**MWA3 **?** MWTnew **:**

2'd0**;**

**assign** A2Tnew**=** IDA2**==**DEA3 **?** DETnew **:**

IDA2**==**EMA3 **?** EMTnew **:**

IDA2**==**MWA3 **?** MWTnew **:**

2'd0**;**

**assign** stall**=** **(**IDA1**!=**0**&&**A1Tnew**>**Tuse1**)||(**IDA2**!=**0**&&**A2Tnew**>**Tuse2**);**

## 转发机制

### 转发目的地

均为外部转发。

GRF的输出的RD1，RD2；

D/Ereg和E/Mreg的输出的RD1，RD2.

### 代码

**assign** D1FWSel**=** IDA1**==**5'd0 **?** 2'd0 **:**

IDA1**==**DEA3**&&**DETnew**==**0 **?** 2'd1 **:**

IDA1**==**EMA3**&&**EMTnew**==**0 **?** 2'd2 **:**

IDA1**==**MWA3**&&**MWTnew**==**0 **?** 2'd3 **:**

2'd0**;**

**assign** D2FWSel**=** IDA2**==**5'd0 **?** 2'd0 **:**

IDA2**==**DEA3**&&**DETnew**==**0 **?** 2'd1 **:**

IDA2**==**EMA3**&&**EMTnew**==**0 **?** 2'd2 **:**

IDA2**==**MWA3**&&**MWTnew**==**0 **?** 2'd3 **:**

2'd0**;**

**assign** E1FWSel**=** DEA1**==**5'd0 **?** 2'd0 **:**

DEA1**==**EMA3**&&**EMTnew**==**0 **?** 2'd1 **:**

DEA1**==**MWA3**&&**MWTnew**==**0 **?** 2'd2 **:**

2'd0**;**

**assign** E2FWSel**=** DEA2**==**5'd0 **?** 2'd0 **:**

DEA2**==**EMA3**&&**EMTnew**==**0 **?** 2'd1 **:**

DEA2**==**MWA3**&&**MWTnew**==**0 **?** 2'd2 **:**

2'd0**;**

**assign** M1FWSel**=** EMA1**==**5'd0 **?** 2'd0 **:**

EMA1**==**MWA3**&&**MWTnew**==**0 **?** 2'd1 **:**

2'd0**;**

**assign** M2FWSel**=** EMA2**==**5'd0 **?** 2'd0 **:**

EMA2**==**MWA3**&&**MWTnew**==**0 **?** 2'd1 **:**

2'd0**;**

# 四、CPU的测试

## 1、测试电路

### TB编写

由于写入寄存器和DM时都有输出，可以通过这些输出来调试。

因此只需要使用复位即可

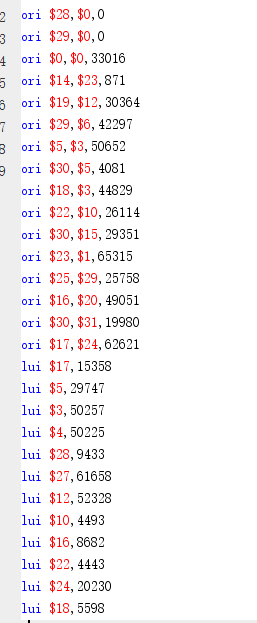
先设置reset=1；

在#100后设置reset=0

## 2、测试集

### 测试用例1

题目给出的测试代码：

图源自讨论区

### 测试用例2

**ori** $s1, $0, 32

**ori** $s2, $0, 0

**ori** $s0, $0, 0

for\_1\_begin:

**beq** $s0, $s1, for\_1\_end

**sw** $s0, 0($s2)

**ori** $t0, $0, 4

**addu** $s2, $s2, $t0

**ori** $t0, $0, 1

**addu** $s0, $s0, $t0

**beq** $0, $0, for\_1\_begin

for\_1\_end:

**nop**

简单的把内存0-31填充上数字的程序。

期望下，内存中0-31地址分别被填充0-31

### 测试用例3

**ori** $0, $0, 0xffffffff

**ori** $1, $0, 0xffffffff

**ori** $2, $0, 0xffffffff

**ori** $3, $0, 0xffffffff

**ori** $4, $0, 0xffffffff

**ori** $5, $0, 0xffffffff

**ori** $6, $0, 0xffffffff

**ori** $7, $0, 0xffffffff

**ori** $8, $0, 0xffffffff

**ori** $9, $0, 0xffffffff

**ori** $10, $0, 0xffffffff

**ori** $11, $0, 0xffffffff

**ori** $12, $0, 0xffffffff

**ori** $13, $0, 0xffffffff

**ori** $14, $0, 0xffffffff

**ori** $15, $0, 0xffffffff

**ori** $16, $0, 0xffffffff

**ori** $17, $0, 0xffffffff

**ori** $18, $0, 0xffffffff

**ori** $19, $0, 0xffffffff

**ori** $20, $0, 0xffffffff

**ori** $21, $0, 0xffffffff

**ori** $22, $0, 0xffffffff

**ori** $23, $0, 0xffffffff

**ori** $24, $0, 0xffffffff

**ori** $25, $0, 0xffffffff

**ori** $26, $0, 0xffffffff

**ori** $27, $0, 0xffffffff

**ori** $28, $0, 0xffffffff

**ori** $29, $0, 0xffffffff

**ori** $30, $0, 0xffffffff

**ori** $31, $0, 0xffffffff

填充所有寄存器

### 测试用例4

**jal** init #init()

**ori** $s0, $0, 1

**ori** $s1, $0, 1024

for\_1\_begin:

**beq** $s0, $s1, for\_1\_end #for i = 1 to 1024

**nop**

**sll** $s2, $s0, 2

**lw** $t0, -4($s2) #get a[i-1]

**ori** $t1, $0, 0x8000 #try zero extern (16'b1000...)

**subu** $t0, $t0, $t1

**sw** $t0, 0($s2) #a[i]=a[i-1]-0x8000 // can less than 0

**ori** $t0, $0, 1

**addu** $s0, $s0, $t0

**j** for\_1\_begin

**nop**

for\_1\_end:

**jal** end #end of program

init: #void init()

**ori** $t0, $0, 0x7111 #to try the lui //lui is {imm,{16{0}}}, not {imm, $rs}

**lui** $t0, 0x00ff

**ori** $t0, 0x8000 #0x0ff8000(9 continouns zero begin from 16's bits)

**sw** $t0, 0($0) #a[0] = 0x00010000

**j** init\_end

init\_end:

**jr** $ra

end:

期望下内存从0x00078000填填充至0xfff80000

### 测试用例5

**lui** $t1, 0x1234

**ori** $t1, $t1, 0x5678

**sb** $t1,0($0)

**sb** $t1,1($0)

**sb** $t1,2($0)

**sb** $t1,3($0)

**sh** $t1,4($0)

**sh** $t1,6($0)

swl $t1,8($0) #8+0

swl $t1,13($0) #12+1

swl $t1,18($0) #16+2

swl $t1,23($0) #20+3

swr $t1,24($0) #24+0

swr $t1,29($0) #28+1

swr $t1,34($0) #32+2

swr $t1,39($0) #36+3

**sw** $t1, 40($0)

### 测试用例6

**li** $t1 0x12345678

**sw** $t1, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lb** $t2, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lb** $t2, 1($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lb** $t2, 2($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lb** $t2, 3($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lh** $t2, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lh** $t2, 2($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lbu** $t2, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lbu** $t2, 1($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lbu** $t2, 2($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lbu** $t2, 3($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lhu** $t2, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lhu** $t2, 2($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

**lw** $t2, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

lwl $t2, 0($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

lwl $t2, 1($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

lwl $t2, 2($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

lwl $t2, 3($0)

**lui** $t2, 0xffff

**ori** $t2, 0xffff

lwr $t2, 0($0)

lui $t2, 0xffff

ori $t2, 0xffff

lwr $t2, 1($0)

lui $t2, 0xffff

ori $t2, 0xffff

lwr $t2, 2($0)

lui $t2, 0xffff

ori $t2, 0xffff

lwr $t2, 3($0)

# 思考题

## 在本实验中你遇到了哪些不同指令组合产生的冲突？你又是如何解决的？相应的测试样例是什么样的？请有条理的罗列出来。(**非常重要**)

搭建cpu时，不用考虑**具体的**指令组合的造成冲突。

我遇到了的冲突情况并解决的方法见下表：（Tnew表示某一级流水线寄存器中存在一个与写入寄存器当前FD的指令所需要的寄存器相同的指令的剩余Tnew）

|  |  |  |  |
| --- | --- | --- | --- |
|  | Tuse=0 | Tuse=1 | Tuse=2 |
| Tnew=1 | 暂停 | 转发或无影响 | 转发或无影响 |
| Tnew=2 | 暂停 | 暂停 | 转发或无影响 |
| Tnew=3 | 暂停 | 暂停 | 暂停 |

解决方法：使用转发和暂停。

在构建测试样例时，可以考虑具体的指令组合：